

第 I 章

メーカはどのようにして 信頼性の作り込み、 管理をしているか？

近年、電子機器製造の現場では、購入品や製造委託（EMS：Electronics Manufacturing Service）が増え、これらを含めた総合的な信頼性の作り込みが要求される。また、新規参入企業にとっては電子機器を設計・製造することはできても、どのように信頼性を構築していくかがわからないという問題も抱えている。

このようなことから、電子部品メーカ、および電子機器メーカに携わる技術者が、高い信頼性が求められる電子機器の開発段階や製造の現場における信頼性の作り込みやその管理を理解することが重要である。

ただし、信頼性に作り込みは製造メーカにより異なり、且つ、少しずつ変化しているため、ここでは一つのモデルを示す。

I-1 電子部品メーカーの信頼性の作り込みと管理¹⁾

部品メーカーでは新製品の企画段階から量産まで、様々な方法で品質・信頼性の作り込みをしている。本章ではこれらの取り組みについて、一般的なLSIメーカーの例を挙げて紹介する。

1. 新製品開発の流れ

図1に典型的な開発段階（商品企画から量産まで）の流れを示す。新製品の開発では製品のコンセプトを商品企画として提案し、製品への要求事項を決め、それを実現するための設計を行う。設計に関してはデザインレビュー

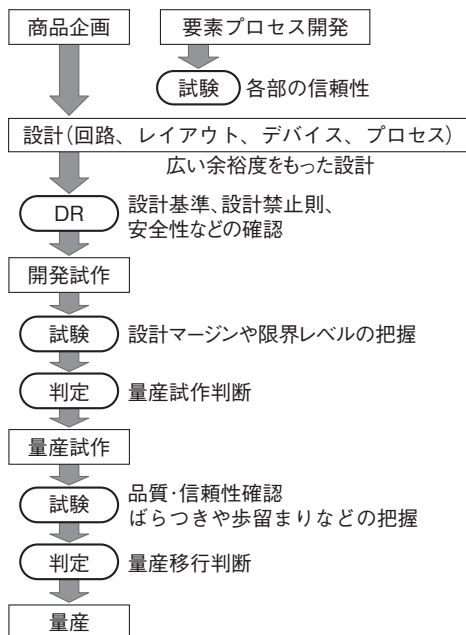


図1 量産までの品質の作り込み

(DR : Design Review) を行い、機能、信頼性・品質の要求基準を十分達成できるかを審査する。一方、新たな製造法に関しては事前に要素技術を開発しておく。設計と要素技術が整えば開発ラインで試作し、信頼性試験を行い、合格すれば実際に製造するラインで量産試作に移行する。信頼性試験に合格すれば製造（量産）になる。

1.1 要素プロセス開発

(1) 要素プロセスの最適化

LSIの製造プロセスを大別すると素子（トランジスタ、メモリーセル）形成を行う工程と、配線（積層構造で素子と配線を繋ぐコンタクトや配線と配線を繋ぐビアを含む）形成を行う工程からなり、これらを構成する一つ一つの製造プロセスを要素プロセスと呼ぶ（構造に関しては“Ⅲ-3 集積回路（ウエハプロセス）”に書かれている）。

開発当初はゲートやコンタクトやビアなど、さらに細分化した構造を最適化する。これらの構造を評価するためにTEG（Test Elemental Group）と呼ばれる評価専用のマスクパターンが用いられる。これには様々な製品を想定して最も厳しいパターンが含まれている。評価は特性だけでなく、構造上の問題も確認する。また、不良品に関しては故障解析により原因を解明し、プロセスの最適化を進める。

(2) 信頼性の確認

このようにして、各々の構造で欠陥が認められなくなり、素子・配線の要求性能が得られると、不良解析により微小な欠陥や不具合の原因を特定し、改善する。その後、不良率が十分低くなった段階で、素子・配線に関する信頼性試験（TEGで）を行い、信頼性確認を行う。この試験では故障の発生が予想されるいくつかの故障メカニズムに対し、適切な条件で実施される。

TEGの場合にはたくさんの試料が信頼性試験に用いることができるため、詳細な故障率分布を得ることができ、平均寿命（MTTF : Mean Time to Failure）などの統計的数値を算出し、耐用年数を満足していることを確認する。新たな構造では加速係数や分布関数を求める。

1.2 商品企画

半導体部品の新製品開発に先立ち、個々の顧客の要求もしくはターゲット市場に合わせた要求事項を基に開発仕様を作成する。

開発仕様は初期の機能や動作条件のほか、デバイスの故障率、使用される機器の種類や実使用環境、機器の目標信頼度、設計上のディレーティング、環境基準などに関しても検討が必要であり、仕様・品質・信頼性の点から十分な調査と検討を重ねた上で開発仕様を決定、計画を立てる。

1.3 設 計

(1) LSI の設計

LSI の設計には大きく分けて、論理設計、レイアウト設計、マスク設計およびデバイス設計がある。すなわち、製品を機能させるための回路を論理設計で決めて、製造に必要な LSI の素子や配線の配置をレイアウト設計で決定し、それを反映したマスク設計や製造のためのデバイス設計がなされる。最近では不良箇所が発見しやすいような回路とパターン生成 (ATPG : Automatic Test Pattern Generator) や自己診断機能を持つ回路 (BIST : Built-in Self Test) を取り入れることも多い。

また、デバイス設計では事前に開発を終えた要素プロセスを含めてトランジスタや配線など構造を決め、それを形成するためのプロセス (成膜、パターニング、洗浄など) の製造法・製造条件、およびデバイスを作るための流れ (プロセスフロー) を決める。ここでは工程管理法も含まれる。

(2) 設計段階の信頼性の作り込み

設計の各段階では設計品質を確保するために DR が実施され、設計基準、設計禁止則、安全性の確認を行うが、過去に発生した不具合事例を反映することが重要である。また、プロセスでのばらつきを許容できる広い設計余裕度をもつようにするなど、様々な設計を総合的に検討する。

1.4 開発試作

(1) 欠陥・不具合の低減

設計に基づいて製品の試作を行う。初期段階では多くの不具合が内在しているため、不良が多く、構造解析、機能評価、故障解析等により不具合原因を究明し、製造プロセスや設計上の問題を把握し、改善していく。ある程度の歩留まり（良品率）が得られると目標の特性、機能の確認を主体とした特性評価、目標品質・信頼性の確認のための信頼性試験（加速試験）などが行われる。

(2) 信頼性試験

所定の歩留まりに達した段階で、必要な信頼性試験を行い、製品としての信頼性保証のデータを取得する。この試験では一般に信頼性試験として行われる温湿度に関する試験、すなわち、高温動作試験、高温放置試験、低温動作試験、低温放置試験、高温高湿試験、および温度サイクル試験などが行われる。

1.5 量産試作

量産試作では実際に製造する工場のラインで試作を行い、開発試作で得られた信頼性試験結果が量産ライン、量産条件で再現できるかを確認する。また、安定した生産を続けるために必要な初期流動管理の観点から工程能力（各工程のばらつきや歩留まりなど）の把握を目的に信頼性試験を行う。

2. 製造における信頼性の維持

図2に製品（量産品）の信頼性の保証法を示す。製品の信頼性保証は開発・量産試作段階で確認された信頼性が量産した製品でも維持されていることを確認するという方法が取られている。

製造に入ると設計の変更、工程の大きな変更や製造ラインの変更などがない限り、信頼性試験は実施されない。このため、信頼性試験の状態が保たれているかを製造中の工程管理や最終の検査工程で合否判定とともに確認している。

2.1 工程管理

LSI 製造では途中段階で様々な検査を行い、各工程での処理が正常であるこ

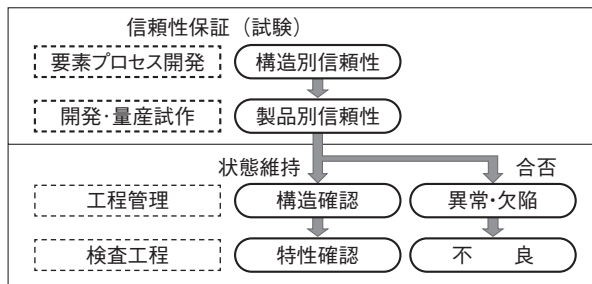


図2 信頼性試験の維持・管理

とを確認して次工程へ出荷している。

工程管理で管理している項目には成膜の場合には膜厚や膜質、パターニングではパターン幅や形状で、さらに微細なパーティクルなどに関してもチェックしている。

2.2 特性検査工程²⁾

特性検査工程ではデバイスの特性、機能が満足しているかを検査するだけでなく、開発時・量産時と同じような特性を維持しているかをチェックする項目もある。

図3に代表的な検査工程の流れを示す。検査はウェハ状態でWAT（Wafer Acceptance Test）、プロービングテストを行う。最初に行われるWATではTEGを用いてウェハの品質（トランジスタ特性や配線抵抗など）を評価し、異常がないことを確認する。また、プロービングテストはチップが製品の機能を確認（良否判定）する試験で、ROMの場合にはバーンイン（高温動作試験）を行い、変化がないことも確認する。

その後、良品チップをパッケージングしてバーンインテスト（必要に応じ）と選別テストを行い、合格品を出荷する。

【参考文献】

- 1) 中村隆治、浅井憲二：I-2.1 部品メーカーの信頼性の作り込みと維持、“電子部

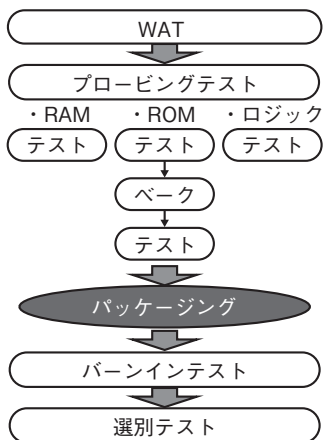


図3 検査工程の流れ

- 品の信頼性評価・解析ガイドブック Part2”（日刊工業新聞社）、pp. 74-82（2016）
- 2) 岡元正芳：「検査工程」、LSI テスティングハンドブック、1 編 5 章、pp. 92-102（2008）