

## I - 1

# 調達する部品の機能と問題点

---

電子機器に搭載する部品の機能、特性、および発生しやすい故障に関する情報・知識は調達部品の評価を適切に行うために必要である。さらに、実装基板の設計・レイアウトや搭載した電子機器の評価や故障発生時の対応などにも不可欠な情報である。

本書では基本的な部品の機能、必要な特性評価、主な故障メカニズムに関して述べる。また、必要に応じて、動作原理、構造・製造法、種類なども示す。

## I-1.1 個別半導体

### 1. 個別半導体とは

個別半導体（ディスクリート半導体）とは、1つの機能のみを備えている単純な半導体のことでトランジスタ（MOSFET）、ダイオード、IGBT（I-1.3 パワーデバイスを参照のこと）などが、個別半導体に相当する。この半導体は集積回路やパワーデバイスに用いられるトランジスタの基本構造でもあるため、集積回路を理解するためにも必要な情報になる（故障メカニズムの詳細はII-2. 集積回路で述べる）。

### 2. ダイオード

#### 2.1 pn ダイオード

##### 2.1.1 pn 接合

5 価の元素を Si（シリコン）など 4 価の元素で形成される単結晶にドーピングすると 4 価の元素と置換され、電子を放出し、正のイオンになる。これを n 型半導体という。一方、p 型半導体では 3 価の元素を入れ、正孔（正の電荷をもつ電子の抜け殻）を放出し、負のイオンになる。電子と正孔は電界により容易に移動できるため、キャリアと呼ばれる。

図 1 に接合の電荷状態を図示する。この図中で⊕がドナー、⊖がアクセプタ、小さな●が電子、小さな白抜き○が正孔である。pn 接合近傍では無バイアス状態でも電子と正孔の拡散によりキャリアが少ない層が形成され、空乏層と呼ばれる。ここでは正負イオンによる電場が存在し、キャリアの移動ができない。p 側が正になるように（順方向）電圧を印加する（順方向バイアス）と空乏層が狭まり、ある電圧を超えるとキャリアが空乏層を超えて移動し、順方向電流となる。逆に p 側を負にするように（逆方向）に電圧を印加（逆方向バイアス）した場合には空乏層が広がり、電流が流れない。

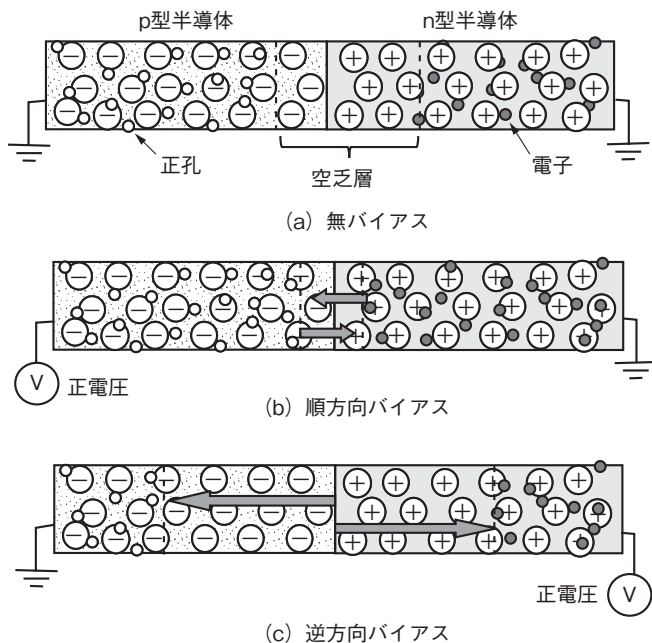


図 1 pn 接合

### 2.1.2 電気特性<sup>1),2)</sup>

電気特性はカーブトレーサを用いて、電流-電圧特性 (I-V 特性) を測定することが多い。代表的な結果を図 2 に示す。この図では正側が順方向、負側が逆方向になる。順方向ではわずかな電圧 (図 2 では 1V) を印加すると電流が流れ始める。逆方向ではある電圧までほとんど電流が流れない領域がある。さらに電圧を負側に大きくする (図 2 では -3V) と空乏層の広がり限界を超えて、これ以上に広がらず、キャリアが流れる。この現象を降伏といい、降伏電流が流れ始める電圧を耐圧という。

以上のことからダイオードの電気特性では①順方向電流が流れ始める電圧、②順方向電流 (または順方向電圧)、③逆方向電流 (リーク電流)、④高電界 (耐圧以下) におけるリーク電流、⑤耐圧測定が主要な測定である。

### 2.1.3 故障メカニズム

実際に発生している故障を大別すると接合リーク (逆方向電流が大きい) と

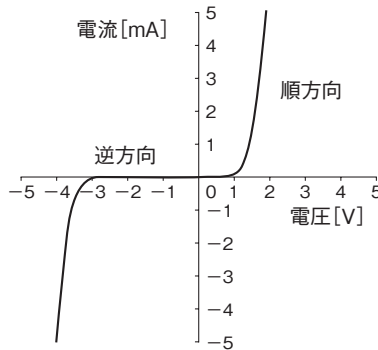


図2 ダイオード特性

耐圧不良（耐圧が低い）である。前者は空乏層内に存在する欠陥（結晶欠陥、析出物・介在物など）が、後者は半導体中の不純物（ドーパント）濃度が主原因である。

## 2.2 ショットキーバリアダイオード (Schottky barrier diode : SBD)

ショットキーバリアダイオードは金属と半導体との接合によって生じるショットキー障壁を利用したダイオードで、障壁を減らす方向に電圧を印加すると順方向電流が流れる。

### 2.2.1 電気特性

基本的にはpnダイオードと同じであるが、逆方向のリーク電流が大きく、耐圧が低い。

### 2.2.2 故障メカニズム

ショットキー障壁が低下するとリーク電流が流れやすくなる。この要因としては表面の欠陥、金属の構造（シリサイドなど合金の場合）、基板の不純物が考えられる。また、基板濃度が低いことにより、保護膜に電荷が発生すると表面リークを起こすことがある。

## 3. トランジスタ

トランジスタは入力信号により電流が流れる部品で、IC/LSIの基本的な素

子でもある。MOS トランジスタ (MOSFET : Metal-Oxide-Semiconductor Field Effect Transistor) とバイポーラトランジスタがある。

### 3.1 MOS トランジスタ<sup>3)</sup>

MOS とは金属 (M : Metal)、酸化物 (O : Oxide)、半導体 (S : Semiconductor) 構造の意味で、半導体基板の上に薄い酸化膜を形成し、電極を付けたものを意味する。図 3 に n チャネル MOS トランジスタの断面構造を示す。p 型半導体基板 (S) の上には極薄い酸化膜 (O) を形成され、その上にゲート電極 (M) が付けられている。ゲートの直下の半導体をチャネルと呼び、その両側には  $n^+$  (n : n 型半導体。+ は高濃度を示す) 拡散層があり、ソース、ドレインと呼ばれる。

#### 3.1.1 動作

p 型半導体の場合にはゲート電極に正電圧 ( $V_G$ ) を印加すると、チャネルでは負の電荷が必要になる。弱い電圧の場合には正孔が電界により移動し、ドーパントイオンが負の電荷となる。さらに電圧を印加すると電子-正孔対が発生し、電子 (負のキャリア) がゲート電極側に蓄積し、反転層を形成する。この状態はチャネルも見かけ上、n 型になるため、ソース・ドレイン (DS) 間に電圧  $V_{DS}$  を印加すると電流  $I_{DS}$  が流れる。この現象を利用して MOS トランジスタ (MOSFET) を動作させている。

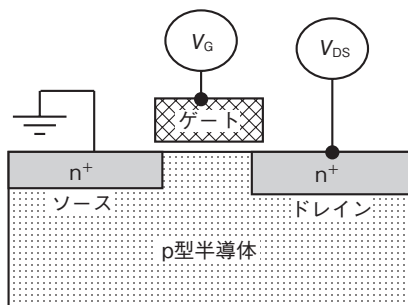


図 3 MOS トランジスタ

### 3.1.2 電気特性<sup>2),4)</sup>

図4に代表的なMOSトランジスタの電気特性を示す。(a)はDS間に一定の電圧( $V_{DS}$ )を印加し、ゲート電圧( $V_G$ )に対するDS間を流れる電流( $I_{DS}$ )を測定したもので、ゲートの閾値電圧(ゲート電流が流れ始める電圧)を求めたものである。(b)は $V_G$ をパラメータに $V_{DS}$ に対する $I_{DS}$ を求めたものである。

表1にMOSトランジスタの故障に関連する電気的特性に関して示す。MOSトランジスタでは閾値電圧、ソース、および、ドレイン側の接合リーク(漏れ電流)、接合耐圧(降伏電圧)、および、ゲートリークが対象となる。

### 3.1.3 故障メカニズム<sup>5)</sup>

MOSトランジスタで多く発生する故障は接合のリーク、ゲートリーク(破

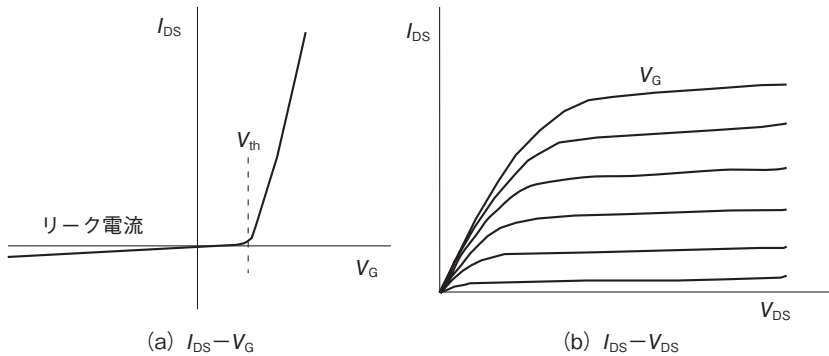


図4 MOSトランジスタの電気特性

表1 MOSトランジスタの電気特性

記号	内容
ゲート閾値電圧( $V_{th}$ )	ゲートに電圧を加えたとき、ドレインおよびソース間が通電し始める電圧値
ドレイン・ソース降伏電圧(耐圧)、	ゲートおよびソース間を短絡した状態で、規程のドレイン電流を印加したときのドレインおよびソース間の電圧値
ドレイン・ソースリーク電流	ゲートおよびソース間を短絡した状態で、逆方向にドレイン電圧を印加したときのソース-基板間、およびドレイン-基板に流れる電流
ゲートリーク電流	ゲートおよびソース間に規程の電圧を印加し、ドレインおよびソース間を短絡したときのゲートの漏れ電流値